

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-275776

(43)公開日 平成6年(1994)9月30日

(51)Int.Cl.<sup>5</sup>

H 0 1 L 27/04

識別記号

庁内整理番号

F I

技術表示箇所

C 8427-4M

審査請求 未請求 請求項の数3 OL (全 9 頁)

(21)出願番号 特願平5-57226

(22)出願日 平成5年(1993)3月17日

(71)出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72)発明者 松橋 秀明

東京都港区虎ノ門1丁目7番12号 沖電気  
工業株式会社内

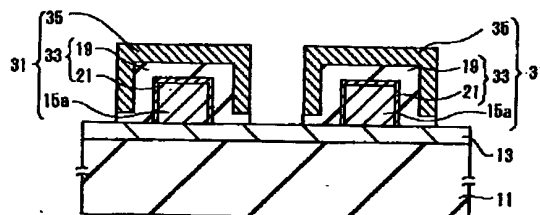
(74)代理人 弁理士 大垣 孝

(54)【発明の名称】 キャパシタ

(57)【要約】

【目的】 キャパシタ用絶縁膜として $Ta_2O_5$ 膜19を用いているキャパシタであって、キャパシタ完成後に熱処理が行われた場合のこのキャパシタでのリーク電流特性の悪化を従来より少なくできるキャパシタを提供する。

【構成】 シリコン基板11上にシリコン酸化膜13を具え、このシリコン酸化膜13上に下側電極としてリンドープのポリシリコンで構成された電極15aを具え、この下側電極15a上にこの下側電極15a側からシリコン酸化膜21及び酸化タンタル( $Ta_2O_5$ )膜19をこの順に積層した積層体33をキャパシタ用絶縁膜として具え、この酸化タンタル膜19上に上側電極として窒化タングステン(WN)で構成した電極35を具えている。



- 11 : 半導体基板(シリコン基板)
- 13 : シリコン酸化膜
- 15a : 下側電極(ポリシリコンで構成した電極)
- 19 : 酸化タンタル膜
- 21 : シリコン酸化膜
- 31 : 実施例のキャパシタ
- 33 : 積層体(キャパシタ用絶縁膜)
- 35 : 上側電極(窒化タングステンで構成した電極)

実施例のキャパシタの説明に供する断面図

## 【特許請求の範囲】

【請求項1】 複数の絶縁膜で構成された積層体であってその少なくとも一方の最外層が酸化タンタル膜とされている積層体を2つの電極で挟んだ構造のキャパシタにおいて、

2つの電極のうちの少なくとも酸化タンタル膜に接している側の電極を窒化タングステンで構成したことを特徴とするキャパシタ。

【請求項2】 請求項1に記載のキャパシタにおいて、前記キャパシタを、半導体基板と、該半導体基板上に直接または間接的に設けられた下側電極と、該下側電極上に設けられ複数の絶縁膜で構成された積層体であってその最上層が酸化タンタル膜とされている積層体と、該酸化タンタル膜上に設けられた上側電極とを具えるキャパシタとし、

前記上側電極を窒化タングステンで構成したことを特徴とするキャパシタ。

【請求項3】 請求項1または2に記載のキャパシタにおいて、

複数の絶縁膜で構成された前記積層体の代わりに酸化タンタル膜のみを具えたことを特徴とするキャパシタ（ただし、この場合は2つの電極のうちの少なくとも一方を窒化タングステンで構成する。）。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、例えば半導体装置用のキャパシタとして好適なキャパシタに関するものである。

【0002】

【従来の技術】LSIの高集積化に伴いLSI内に作り込むキャパシタを、必要とされる容量を維持しつつ小型化する必要が生じている。しかし、キャパシタ用絶縁膜として従来から利用されているシリコン酸化膜（ $\text{SiO}_2$ 膜）やシリコン窒化膜（ $\text{SiN}$ 膜）或いはそれらの積層膜では、その膜厚を薄くして必要な容量を確保するにも限界が生じている。そこで、近年、キャパシタ用絶縁膜として酸化タンタル（ $\text{Ta}_2\text{O}_5$ ）膜を用いたキャパシタの研究が活発化している。この理由は、酸化タンタル膜が、その誘電率が22と $\text{SiO}_2$ 膜の数倍あり、かつ、絶縁耐圧も $\text{SiO}_2$ 膜より高いなどの利点を有するからであった。

【0003】酸化タンタル膜を用いた従来のキャパシタ及びその製造方法としては、例えば文献I（アイディエム テクニカル ダイジェスト（IEDM Tech. Digest.）,（1991）, pp. 827-830）に開示されているキャパシタ及び製造方法がある。以下、この文献Iに開示のキャパシタ及びその製造方法について製造手順に従い説明する。図8及び図9はその説明に供する図である。いずれも試料の断面図によって示したものである。ただし、文献Iではシリンドリカル・スタックド

・キャパシタを得る例が説明されているが、以下の説明においては、文献Iに開示の技術の原理を説明できれば良いという意味から、文献Iの技術をスタック型のキャパシタの形成に適用した例を示している。また、図8及び図9では、シリコン基板上に2個のスタックドキャパシタを形成する例を示している。

【0004】まず、シリコン基板11上に熱酸化法あるいは化学気相成長法により $\text{SiO}_2$ 膜13が形成される。次に、この $\text{SiO}_2$ 膜13上にキャパシタ用電極の一方の電極（以下、下側電極ともいう。）を形成するための薄膜としてポリシリコン膜15がCVD法により形成される（図8（A））。

【0005】次に、このポリシリコン膜15の電気抵抗を低減するためにこのポリシリコン膜15にリン（P）が、イオン注入法により或いはこの試料を $\text{POCl}_3$ ガス雰囲気中に置いてリンを熱拡散させる方法により、導入される。ただし、図においてはリンが導入されたポリシリコン膜もそのままポリシリコン膜15として示してある。次に、このポリシリコン膜15上に、これを下側電極の形状にパターンニングする際のマスクとなるレジストパターン（図示せず）が、形成される。そして、このレジストパターンをマスクとしポリシリコン膜15の不要部分がエッチングされ、下側電極としてのポリシリコンから成る電極15aが形成される（図8（B））。

【0006】次に、この試料が瞬間熱処理（RTA：Rapid Thermal annealing）装置を用いアンモニアガス雰囲気中で1分間熱処理される。これにより、ポリシリコンから成る電極15aの表面に膜厚が約1.5nmのシリコン窒化膜17が形成される（図8（C））。

【0007】次に、この試料上全面に、基板温度を450℃とし、原料ガスとしてペンタエトキシタンタル $[\text{Ta}(\text{OC}_2\text{H}_5)_5]$ 及び酸素（ $\text{O}_2$ ）ガスを用いたCVD法により、 $\text{Ta}_2\text{O}_5$ 膜19が形成される（図9（A））。

【0008】 $\text{Ta}_2\text{O}_5$ 膜19の形成後、この膜の緻密化のため及び欠陥密度低減のためにこの試料に対し熱処理が行われる。この熱処理はRTA装置を用い $\text{O}_2$ 雰囲気中において700～900℃の温度で1分間行われる。なお、この熱処理においては、ポリシリコンから成る電極15aの、 $\text{Ta}_2\text{O}_5$ 膜19側の部分が酸化されるので、この部分にシリコン酸化膜21が形成される（図9（B））。しかし、このポリシリコンから成る電極15a表面にはシリコン窒化膜17が予め設けられていたのでポリシリコンから成る電極15aへの $\text{Ta}_2\text{O}_5$ 膜19側からの酸素の影響は両者15a、19が直接接している場合に比べ軽減されるから、このシリコン酸化膜21の膜厚が厚くなるのを防止できる。従って、キャパシタ容量の減少を小さく抑えることができる。

【0009】次に、この試料上にキャパシタ用電極の他方の電極（以下、上側電極ともいう。）を形成するため

の薄膜として窒化チタン (TiN) 膜 (図示せず) が反応性スパッタ法或いはCVD法により形成される。次に、このTiN膜上に、これを上側電極の形状にパターンニングする際のマスクとなるレジストパターン (図示せず) が、形成される。そして、このレジストパターンをマスクとしTiN膜の不要部分がエッチングされ、TiN膜から成る上側電極23が形成される。この結果、シリコン酸化膜21、シリコン窒化膜17及びTa<sub>2</sub>O<sub>5</sub>膜19の複数の絶縁膜で構成された積層体25をキャパシタ用絶縁膜とし、この積層体25をポリシリコンで構成した下側電極15a及びTiNで構成した上側電極23で挟んだ構造の、キャパシタ27が得られる (図9 (C))。

【0010】また、この文献Iには、Ta<sub>2</sub>O<sub>5</sub>膜19に接するキャパシタ用電極を従来から良く用いられているタングステン (W) 膜で構成した場合及び上述のごとくTiN膜で構成した場合各々のキャパシタでのリーク電流の発生具合を調べた結果が開示されている。より詳細には、Ta<sub>2</sub>O<sub>5</sub>膜19に接するキャパシタ用電極をW膜で構成した場合及びTiN膜で構成した場合各々のキャパシタであって、これらキャパシタの製造においてTa<sub>2</sub>O<sub>5</sub>膜19にその緻密化などの目的のためにO<sub>2</sub>ガス雰囲気中でRTA装置による熱処理を行った場合及び行わない場合のキャパシタ各々についてのリーク電流の発生具合について、2つのキャパシタ用電極15a、23間へのバイアスのかけ方をパラメータとしそれぞれ調べた結果が開示されている。図10 (A) 及び (B) はこの結果を示した特性図である。いずれも文献Iより引用した特性図である。ここで、図10 (A) はTiN膜やW膜で構成される上側電極23を正としてキャパシタに電圧V<sub>g</sub>を印加した場合のこの電圧V<sub>g</sub> (V) とリーク電流密度J (A/cm<sup>2</sup>) との関係を示した特性図、図10 (B) はポリシリコンから成る下側電極15aを正とした場合の同特性図である。両図において、pを付したグループはTa<sub>2</sub>O<sub>5</sub>膜19にO<sub>2</sub>ガス雰囲気中でRTA装置による熱処理を行った場合の特性、qを付したグループは同熱処理を行わなかった場合の特性であり、さらに、p、qの各グループにおいてIはTa<sub>2</sub>O<sub>5</sub>膜19に接する電極をTiN膜で構成した場合の特性、IIは同電極をW膜で構成した場合の特性である。なお、両図において、その縦軸は実際は対数目盛であるがその目盛りの記載は省略してある。

【0011】図10から明らかなように、Ta<sub>2</sub>O<sub>5</sub>膜に対しO<sub>2</sub>ガス雰囲気中でRTA装置により熱処理を行った方が行わない場合よりリーク電流を低減できることが判る。また、Ta<sub>2</sub>O<sub>5</sub>膜19に接するキャパシタ用電極をTiN膜で構成した方がW膜で構成する場合よりリーク電流を低減できることが判る。

【0012】

【発明が解決しようとする課題】しかしながら、Ta<sub>2</sub>

O<sub>5</sub>膜に接するキャパシタ用電極 (図9 (C)) の例で言えば上部電極23) をTiN膜で構成したキャパシタでは、完成したキャパシタに高温 (例えば800℃以上) を加えた場合この熱処理を例え不活性ガス中で行ったとしても、このような熱処理をする前に比ベリーク電流特性が悪化する (リーク電流が増加する) ことが、この出願に係る発明者の詳細な研究により明らかになった (後述の比較例及び図4~6参照)。このような現象が生じる理由は、上記熱処理においてTa<sub>2</sub>O<sub>5</sub>膜とTiN膜とが反応するためではないかと考える。半導体装置の製造においてはキャパシタ形成後においても種々の熱処理 (例えば、キャパシタ形成後に形成される中間絶縁膜に対しその緻密化のためなされる熱処理など) が行われることが多いことを考えると、上記現象の改善が望まれる。

【0013】この発明はこのような点に鑑みなされたものであり、従ってこの発明の目的はキャパシタ用絶縁膜としてTa<sub>2</sub>O<sub>5</sub>膜を用いているキャパシタであって、キャパシタ完成後に熱処理が行われた場合のこのキャパシタでのリーク電流特性の悪化が従来より少ないキャパシタを提供することにある。

【0014】

【課題を解決するための手段】この目的の達成を図るため、この発明によれば、複数の絶縁膜で構成された積層体であってその少なくとも一方の最外層が酸化タンタル膜とされている積層体を2つの電極で挟んだ構造のキャパシタにおいて、2つの電極のうちの少なくとも酸化タンタル膜に接している側の電極を窒化タングステンで構成したことを特徴とする。

【0015】なお、この発明において、複数の絶縁膜で構成された前述の積層体とは、積層体の一方の最外層即ち最下層または最上層を酸化タンタル膜で構成し残りの層をシリコン酸化膜やシリコン窒化膜などの他の一種または二種以上の絶縁膜で構成した積層体は勿論、積層体の最下層及び最上層の双方を酸化タンタル膜で構成し中間膜を酸化タンタル膜以外の絶縁膜で構成したもの、さらには、中間膜にも酸化タンタル膜を含むもの等、種々のものであることができる。ただし、積層体の最下層及び最上層の双方を酸化タンタル膜で構成した場合は、2つの電極いずれもが酸化タンタルと接することになる。この場合は2つの電極のうちの少なくとも一方を窒化タングステンで構成する。

【0016】また、この発明の実施に当たり、この発明を半導体装置に適用する場合には、前述のキャパシタを、半導体基板と、該半導体基板上に直接または間接的に設けられた下側電極と、該下側電極上に設けられ複数の絶縁膜で構成された積層体であってその最上層が酸化タンタル膜とされている積層体と、該酸化タンタル膜上に設けられた上側電極とを具えるキャパシタとし、前述の上側電極を窒化タングステンで構成するのが好適であ

る。なお、ここでいう半導体基板とはシリコン基板や化合物半導体基板等の半導体基板そのものの場合、これら基板上にエピタキシャル層を具えたものの場合、これら基板上に他の素子が作り込まれたものの場合等、キャパシタが作り込まれる各種の半導体基板をいうものとする。

【0017】また、この発明は、複数の絶縁膜で構成された前記積層体の代わりに酸化タンタル膜のみを具えたキャパシタに対しても適用できると考える。ただし、この場合は、2つの電極いずれもが酸化タンタルと接することになる。この場合は2つの電極のうちの少なくとも一方を窒化タングステンで構成する。

【0018】

【作用】この発明の構成によれば、後述の実験結果から明らかなように、完成後のキャパシタに対し熱処理を行った場合のリーク電流が増加する程度が、従来（酸化タンタル膜に接する電極をTiN膜としていた場合）より、少なくなる。この原因は定かではないが、窒化タングステンは酸化タンタル膜と反応しないためと考えられる。

【0019】

【実施例】以下、図面を参照してこの発明のキャパシタの実施例について説明する。しかしながら、説明に用いる各図はこの発明が理解できる程度に各構成成分の寸法、形状及び配置関係を概略的に示してあるにすぎない。また、説明に用いる各図において従来と同様な構成成分については同一の符号を付して示してある。

【0020】1. 実施例のキャパシタの構造及び形成方法の説明

図1はこの発明をスタックキャパシタに適用した例を示した断面図である。この例では2つのキャパシタ31を

示してある。

【0021】この実施例のキャパシタ31は、半導体基板としてのシリコン基板11上にシリコン酸化膜13を具え、このシリコン酸化膜13上に下側電極としてポリシリコンで構成されリークがドープされた電極15aを具え、この下側電極15a上にこの下側電極15a側からシリコン酸化膜21及び酸化タンタル(Ta<sub>2</sub>O<sub>5</sub>)膜19をこの順に積層した積層体33をキャパシタ用絶縁膜として具え、この酸化タンタル膜19上に上側電極として窒化タングステン(WN)で構成した電極35を具えている。ただし、この実施例のキャパシタにおいては、酸化タンタル膜19の膜厚は約11nmとしてある。そして、積層体33の膜厚はシリコン酸化膜換算膜厚t<sub>eff</sub>で表わして3.1nmとしている（なお、シリコン酸化膜21の膜厚は約1.3nmである。）。さらに、窒化タングステン膜で構成した電極35は反応性スパッタ法により形成したものとしている。そして、反応性スパッタ法により上側電極35用の窒化タングステンを形成する際にそこで用いる窒素ガスの流量比を種々に違えて複数の試料を作製する（詳細は下記の形成方法の

項参照。）。シリコン酸化膜13は2つのキャパシタを電氣的に絶縁するためのものであり、設計によっては不要となることは理解されたい。

【0022】図1を用いて説明したキャパシタはこの実施例の場合以下に説明する方法により形成した。図2～図3はその説明に供する工程図である。いずれも主な工程での試料の様子を図1に対応する断面図によって示している。

【0023】まず、シリコン基板11上に熱酸化法あるいは化学気相成長法によりSiO<sub>2</sub>膜13を形成し、次いで、このSiO<sub>2</sub>膜13上に下側電極15aを形成するための薄膜としてポリシリコン膜15をCVD法により形成する（図2(A)）。

【0024】次に、このポリシリコン膜15の電気抵抗を低減するためにこのポリシリコン膜15にリン(P)を、イオン注入法により或いはこの試料をPOCl<sub>3</sub>ガス雰囲気中に置いてリンを熱拡散させる方法により、導入する。ただし、図においてはリンが導入されたポリシリコン膜もそのままポリシリコン膜15として示してある。次に、このポリシリコン膜15上に、これを下側電極の形状にパターンニングする際のマスクとなるレジストパターン（図示せず）を、形成する。そして、このレジストパターンをマスクとしポリシリコン膜15の不要部分をエッチングして、下側電極としてのポリシリコンから成る電極15aを形成する（図2(B)）。

【0025】次に、この試料上全面に、基板温度を所定温度とし、原料ガスとしてペンタエトキシタンタル[Ta(OC<sub>2</sub>H<sub>5</sub>)<sub>5</sub>]及び酸素(O<sub>2</sub>)ガスを用いたCVD法により、Ta<sub>2</sub>O<sub>5</sub>膜19を形成する（図2(C)）。

【0026】Ta<sub>2</sub>O<sub>5</sub>膜19の形成後、この膜の緻密化のため及び欠陥密度低減のためにこの試料に対し熱処理を行なう。この熱処理はRTA装置を用いO<sub>2</sub>雰囲気中において800℃の温度で1分間行う。この熱処理においては、ポリシリコンから成る電極15aの、Ta<sub>2</sub>O<sub>5</sub>膜19側の部分が酸化されるので、この部分にシリコン酸化膜21が形成される（図3(A)）。

【0027】次に、この試料上にキャパシタ用電極の他方の電極である上側電極を形成するための薄膜として窒化タングステン(WN)膜（図示せず）を反応性スパッタ法により形成する。この実施例の場合は、アルゴン(Ar)と窒素(N<sub>2</sub>)との流量比(N<sub>2</sub>/(N<sub>2</sub>+Ar))を0、10、20及び30%とそれぞれ違え窒素の組成が異なるWN膜を有する複数の試料を作製する。ただし、成膜時の成膜室の圧力はいずれも5mTorrとし、また、DCパワーを2KWとしている。なお、このようなN<sub>2</sub>ガスを用いた反応性スパッタ法により形成したタングステン膜についてX線回折解析を行ったところ、W<sub>2</sub>Nの(111)面及び(200)面並びに(220)面のピークがそれぞれ検出された。このことが

ら、 $N_2$  ガスを用いた反応性スパッタ法により形成したタングステン (WN) 膜は窒化タングステンになっているといえる。

【0028】次に、このWN膜上に、これを上側電極の形状にパターンニングする際のマスクとなるレジストパターン (図示せず) を、形成する。そして、このレジストパターンをマスクとしWN膜の不要部分をエッチングし、WN膜から成る電極23を形成する (図3 (B))。この結果、図1に示したキャパシタが得られる。

#### 【0029】2. 比較例の説明

シリコン基板11上に、図2～図3 (A) を用い説明した実施例の手順及び条件と同様な手順及び条件により、積層体33までの形成を行う。次に、TiN膜で構成した上側電極を、反応性スパッタ法及び公知の微細加工技術により形成し、上側電極がTiN膜で構成されたこと以外は実施例と同様な構成の比較例のキャパシタを得る。なお、比較例でのTiN膜は、反応性スパッタ法であって、アルゴン (Ar) と窒素 ( $N_2$ ) との流量比 ( $N_2 / (N_2 + Ar)$ ) を26%とし、成膜時の成膜室の圧力を5mTorrとし、かつ、DCパワーを2KWとした反応性スパッタ法により形成している。

#### 【0030】3. 実施例と比較例との特性比較結果の説明

##### 3-1. 熱処理前のリーク電流特性

実施例のキャパシタであって、上側電極35形成時のアルゴンと窒素との流量比 ( $N_2 / (N_2 + Ar)$ ) を20%として形成したキャパシタ及び、上記2項の手順で形成した比較例のキャパシタ各々に対し何らの熱処理も施さない前に、上側電極及び下側電極間に、上側電極を正とした状態、下側電極を正とした状態各々の状態で電圧  $V_g$  を印加し、印加電圧  $V_g$  の変化に対するリーク電流を測定する。図4はこの測定結果を、横軸に  $V_g$  (V) をとり縦軸にリーク電流密度  $J$  ( $A/cm^2$ ) をとって示したものである。この図4においてaを付したグループは上側電極35側を正として電圧  $V_g$  を印加した特性であり、bを付したグループは下側電極15a側を正として電圧  $V_g$  を印加した特性である。さらに、図4のaグループにおいて、Iaを付した特性が実施例のキャパシタのものであり、IIaを付した特性が比較例のキャパシタのものであり、また、図4のbグループにおいて、Ibを付した特性が実施例のキャパシタのものであり、IIbを付した特性が比較例のキャパシタのものである。

【0031】図4から明らかなように、キャパシタ完成後でこれに何らの熱処理も施さない前においては、実施例及び比較例のキャパシタいずれもほぼ同様なリーク電流特性を示すといえる。

##### 【0032】3-2. 熱処理後のリーク電流特性

次に、図4の特性を得た実施例のキャパシタ及び比較例

のキャパシタそれぞれを800℃の温度とされている窒素雰囲気中の拡散炉中に30分入れ熱処理する。その後、上記3-1項と同様な手順で印加電圧  $V_g$  の変化に対するリーク電流を測定する。図5はこの測定結果を、図4とはほぼ同様な表記方法により示した特性図である。ただし、図5のaグループにおいて、図4中のIaを付した特性が実施例のキャパシタのものであり、IIaを付した特性が比較例のキャパシタのものであり、また、図5のbグループにおいて、Ibを付した特性が実施例のキャパシタのものであり、IIbを付した特性が比較例のキャパシタのものである。また、図6に図4及び図5に示した各特性をまとめて示した。

【0033】図4～図6から明らかなように、上側電極を窒化タングステンで構成した実施例のキャパシタの方が、上側電極をTiN膜で構成した比較例のキャパシタに比べ、キャパシタ完成後に熱処理が行われた場合のこのキャパシタのリーク電流特性の悪化が少ないことがわかる。

#### 【0034】4. 窒化タングステン膜の組成とリーク電流特性との関係について

次に、窒化タングステン膜で構成した上側電極35の組成と、リーク電流特性の改善具合との関係について説明する。ただし、完成後のキャパシタの上側電極の組成については分析していないので、ここでは、反応性スパッタ法により上側電極35用の窒化タングステン膜を形成する際の窒素の流量比 ( $N_2 / (N_2 + Ar)$ ) に着目して上側電極35の組成と、リーク電流特性の改善具合との関係について調べている。具体的には、窒素の上記流量比を0、10、20及び30%として形成した各キャパシタであって上記3-2項の熱処理を終えた各キャパシタのリーク電流特性を、上側電極を正極として電圧  $V_g$  を印加した場合、下側電極を正極として電圧  $V_g$  を印加した場合それぞれについて求め、これらの特性より上側電極35の組成とリーク電流特性の改善具合との関係を調べた。図7はその結果を整理して示した特性図である。つまり、窒素の上記流量比を0、10、20及び30%として形成した各キャパシタにおいて  $1 \mu A/cm^2$  のリーク電流が流れたときの上側及び下側電極間に印加されている電圧の絶対値  $|V_B|$  (単位ボルト) を縦軸にとり、窒素の流量比 (%) を横軸にとって示した特性図である。ただし、図7においてaが上側電極35側を正極として上側及び下側電極間に電圧  $V_g$  を印加した場合の特性、bが下側電極15a側を正極とした場合の同特性である。この図7において、 $|V_B|$  が大きい程リーク電流が生じにくいキャパシタであることを意味する。

【0035】図7から明らかなように、上側電極35側を正極として上側及び下側電極間に電圧  $V_g$  を印加した場合及びその逆の場合いずれも、反応性スパッタ時の窒素の流量比を大きくすると、完成後のキャパシタに熱処

理した場合のリーク電流特性の悪化が小さくなることがわかる。特に、下側電極15aを正極として上側及び下側電極間に電圧 $V_g$ を印加した場合はその逆のバイアスのときより、リーク電流特性の改善が顕著なことがわかる。また、 $V_g$ の極性にかかわらず、窒化タングステン膜形成のための反応性スパッタでの窒素流量比が20%より多くなるとリーク電流の改善効果が飽和することがわかる。

【0036】上述においてはこの発明のキャパシタの実施例について説明したがこの発明は上述の実施例に限られない。

【0037】例えば、上述の実施例ではシリコン基板上に形成されるスタックキャパシタであってキャパシタ用絶縁膜が基板側からシリコン酸化膜21及び $Ta_2O_5$ 膜19で構成されたスタックキャパシタにこの発明を適用していた。しかし、この発明を適用できるキャパシタの構造、キャパシタ絶縁膜の構成は勿論これに限られない。例えば、トレンチ型など他の型のキャパシタにも適用でき、また、キャパシタ用絶縁膜を例えばシリコン酸化膜、シリコン窒化膜及び $Ta_2O_5$ 膜の積層体で構成したキャパシタ(図9(C)のようなもの)にも適用できる。また、下側電極もポリシリコン膜に限られず設計に応じ変更できる。

【0038】また、上述の実施例では、窒化タングステン膜の形成を反応性スパッタ法により行っていたが、他の方法例えばCVD法や窒素雰囲気でのMBE法などでも同様な効果が期待できると考える。また、実施例では酸化タンタル膜の形成をCVD法により行っていたが、この成膜もこの方法に限られない。例えばTaターゲットを用い $O_2$ 雰囲気中でスパッタする方法などで行っても良い。

【0039】

【発明の効果】上述した説明から明らかなようにこの発明によれば、キャパシタ用絶縁膜として酸化タンタルを用いたキャパシタにおいて酸化タンタル膜に接している電極を窒化タングステンで構成したので、同電極をTi

N膜で構成していた場合に比べ、キャパシタの完成後に熱処理を行った場合のリーク電流特性の悪化を少なくできる。このため、キャパシタ用絶縁膜として酸化タンタルを用いたキャパシタであって従来より耐熱性に優れたキャパシタが得られる。

【図面の簡単な説明】

【図1】実施例のキャパシタの説明に供する断面図である。

【図2】実施例のキャパシタの形成方法例の説明に供する工程図である。

【図3】実施例のキャパシタの形成方法例の説明に供する図2に続く工程図である。

【図4】実施例及び比較例の各キャパシタの熱処理前のリーク電流特性を示した図である。

【図5】実施例及び比較例の各キャパシタの熱処理後のリーク電流特性を示した図である。

【図6】実施例及び比較例の各キャパシタの熱処理前後のリーク電流特性の変化を説明するための図である。

【図7】実施例の説明に供する図であり、上側電極形成用の窒化タングステンを反応性スパッタ法により形成する際の窒素( $N_2$ )の流量比とキャパシタのリーク電流特性の改善効果との関係を示した特性図である。

【図8】従来のキャパシタ及びその形成方法の説明に供する工程図である。

【図9】従来のキャパシタ及びその形成方法の説明に供する図8に続く工程図である。

【図10】従来技術の説明に供する図である。

【符号の説明】

11: 半導体基板(シリコン基板) 13: シリコン酸化膜

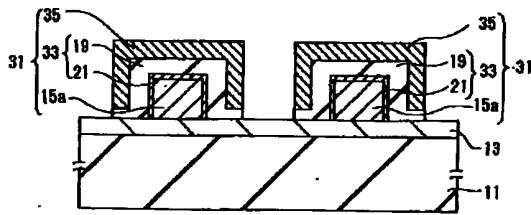
15a: 下側電極(ポリシリコンで構成した電極)

19: 酸化タンタル膜 21: シリコン酸化膜

31: 実施例のキャパシタ 33: 積層体(キャパシタ用絶縁膜)

35: 上側電極(窒化タングステンで構成した電極)

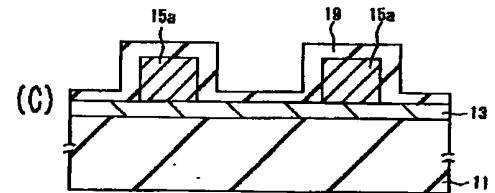
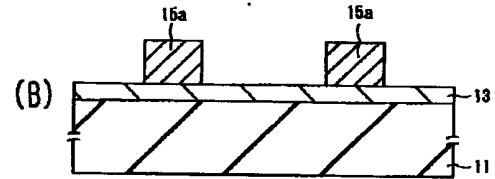
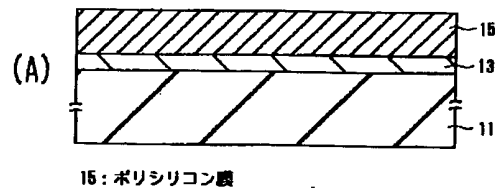
【図1】



- 11 : 半導体基板 (シリコン基板)  
 13 : シリコン酸化膜  
 15a : 下側電極 (ポリシリコンで構成した電極)  
 18 : 酸化タンタル膜  
 21 : シリコン酸化膜  
 31 : 実施例のキャパシタ  
 33 : 積層体 (キャパシタ用絶縁膜)  
 35 : 上側電極 (酸化タングステンで構成した電極)

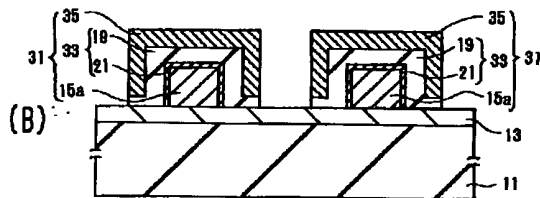
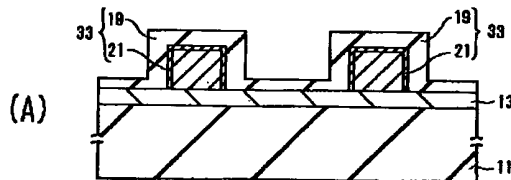
実施例のキャパシタの説明に供する断面図

【図2】



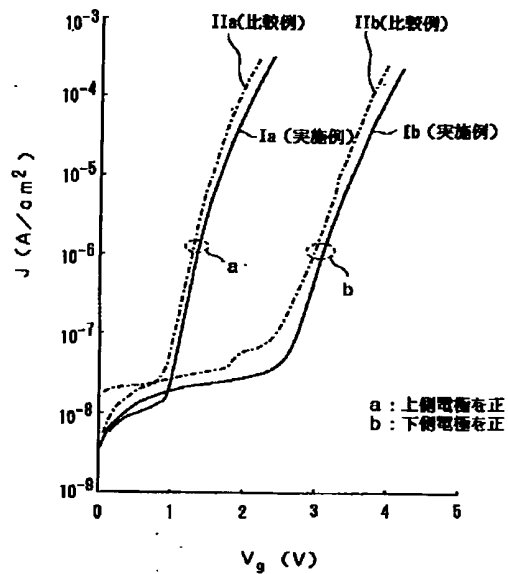
実施例の説明に供する工程図 (その1)

【図3】



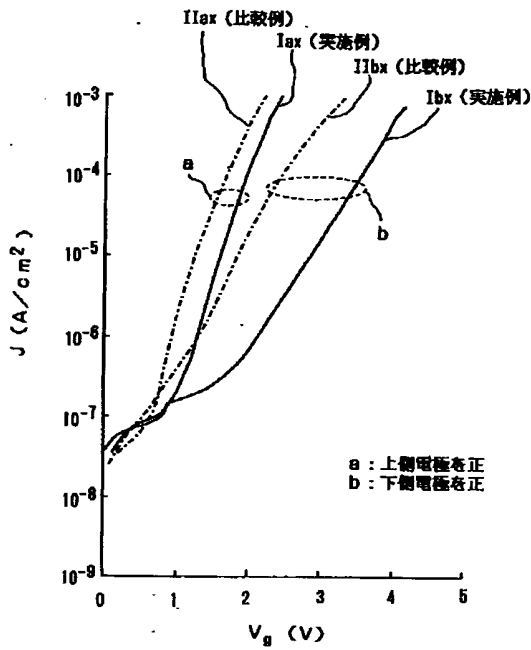
実施例の説明に供する工程図 (その2)

【図4】



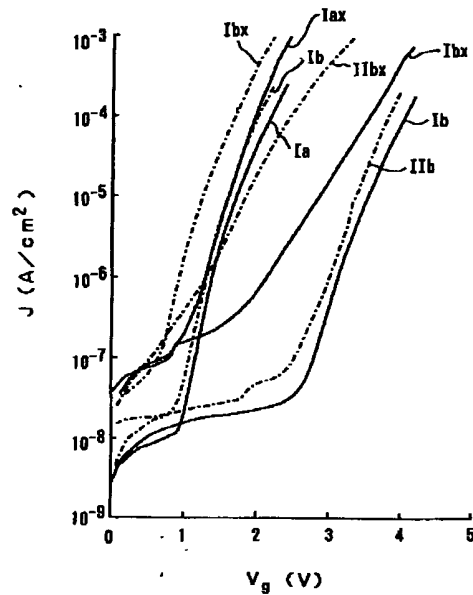
実施例及び比較例の各キャパシタの熱処理前のリーク電流特性

【図5】



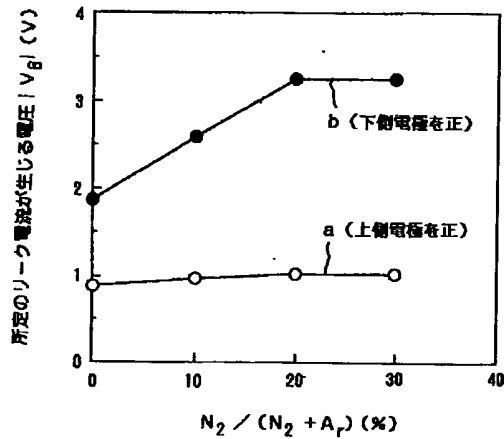
実施例及び比較例の各キャパシタの熱処理後のリーク電流特性

【図6】

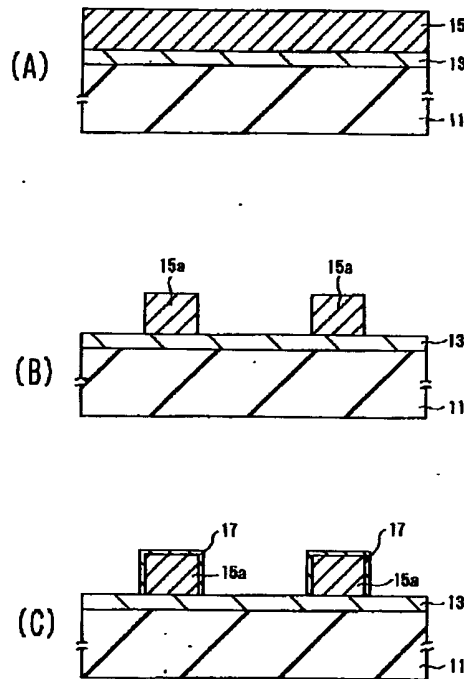


熱処理前後のリーク電流特性の変化を説明する図

【図7】

 $N_2$  の流量比とリーク電流特性改善効果との関係を示す図

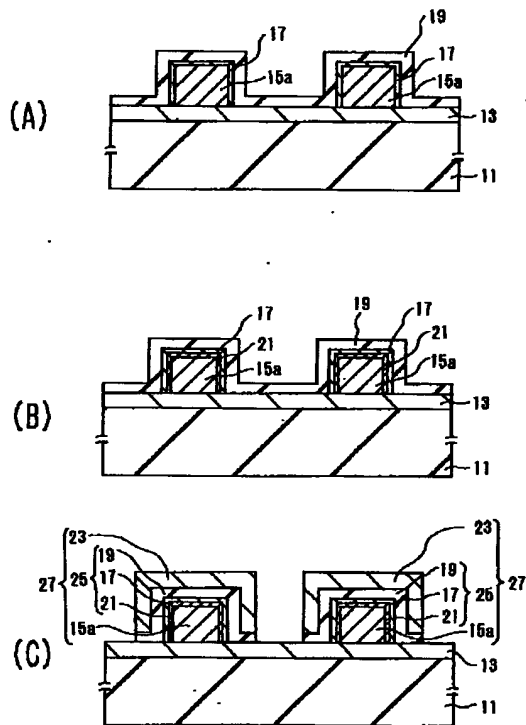
【図8】



従来技術の説明に供する図

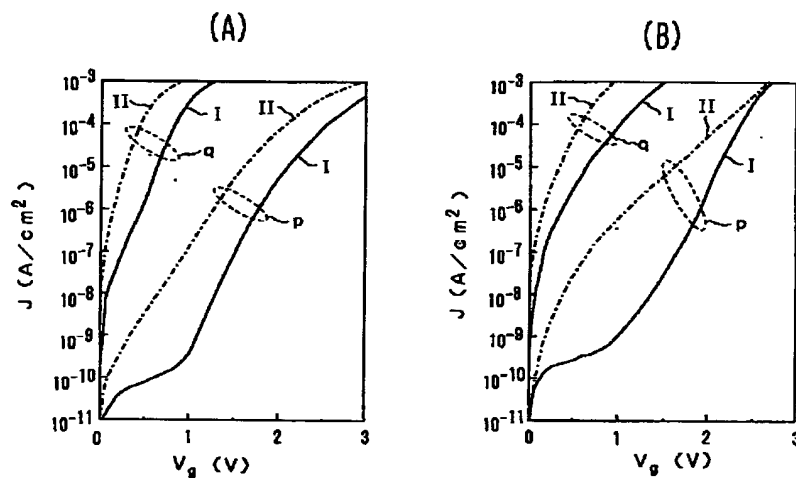


【図9】



従来技術の説明に供する図

【図10】



従来技術の説明に供する図